



L12750C5S

750W/900W, 50V 大功率 LDMOS 射频功率晶体管

Nov 06 2025



Product datasheet.V1.1

概要描述

L12750C5S 是一款单端、内部匹配设计的 50V LDMOS 射频功率晶体管，专为脉冲应用设计。其标准工作频段为 1030 至 1090MHz，输出功率可达 900W。在更宽的 960-1215MHz 频段内，功率可输出为 750W。

该器件适用于高占空比、长脉冲的商业脉冲应用场景，例如：敌我识别系统（IFF）、二次监视雷达、广播式自动相关监视（ADS-B）应答器、测距设备（DME）、其他复杂脉冲链系统等。

若采用 2 片 L12750C5S 组成推挽对管应用，可在 1030 至 1090MHz 频段输出 1700W，或在 960 至 1215MHz 频段输出 1400W。此配置在保持高度紧凑的 PCB 布局的同时，提供了业界领先的输出能力。

典型应用性能

I: 测试条件: $V_{ds} = 50\text{ V}$, $I_{dq} = 100\text{ mA}$; 信号模式: Pulse 10% 128us

测试于东科芯 960-1215MHz 测试架，焊接装配

Freq (MHz)	P1dB (dBm)	P1dB (W)	P1dB Eff(%)	P1dB Gain(dB)	P3dB (dBm)	P3dB (W)	P3dB Eff(%)
960	58.56	718.3	56.5	16.7	59.17	825.4	56.9
1030	59.22	836.4	54.8	17.51	60.24	1056.7	57.8
1090	59.45	881.0	55.4	16.83	60.27	1064.8	57.2
1150	59.22	834.8	58.8	16.48	59.94	987.1	60.0
1215	58.29	675.1	59.5	17.09	59.1	813.6	61.0

750W/900W, 50V 大功率 LDMOS 射频功率晶体管

II: 测试条件: $V_{ds} = 52V$, $I_{dq} = 100\text{ mA}$; 信号模式: Pulse 10% 128us

测试于东科芯 960-1215MHz 测试架, 焊接装配

Freq (MHz)	P1dB (dBm)	P1dB (W)	P1dB Eff(%)	P1dB Gain(dB)	P3dB (dBm)	P3dB (W)	P3dB Eff(%)
960	58.91	778.5	57.0	16.82	59.49	889.7	57.0
1030	59.64	920.8	55.7	17.55	60.56	1138.5	58.4
1090	59.72	938.6	55.0	16.8	60.53	1129.6	56.6
1150	59.55	901.5	58.5	16.56	60.25	1059.1	59.7
1215	58.67	736.2	59.5	17.21	59.45	880.2	60.7

产品特点

- 内部集成 ESD 保护技术;
- 提供出色的效率和线性化能力;
- 优异的热稳定性以及低热载流子注入(HCI)漂移;
- 符合有害物质限制 (RoHS) 指令 2002/95/EC 无铅。
- 支持宽正负栅极/漏极电压范围内运行, 可用于改进 C 类工作性能。

典型参数说明

表 1. 热特性参数

参数	符号	值	单位
热阻 (管芯封装至法兰) 测试条件:外壳温度 75°C、, 900W Peak, 128 usec Pulse Width, 10% Duty Cycle, 50 Vdc, 1030 MHz	$R_{\theta JC}$	0.03	°C/W

表 2. 极限参数

参数	符号	值	单位
漏极电压	V_{DSS}	115	Vdc
栅极电压	V_{GS}	-10 to +10	Vdc
工作电压	V_{DD}	+55	Vdc
储存温度范围	T_{stg}	-65 to +150	°C
封装工作温度	T_C	+150	°C
工作结温	T_J	+225	°C

注意：在最高结温下连续运行将影响 MTTF。

表 3. ESD 静电保护参数

测试模型	测试标准规范	级别	现象描述
人体放电模式 (HBM)	JESD22-A114E	CLASS 2	施加 2000V ESD 脉冲时通过，但是施加 4000V ESD 脉冲时器件发生失效

表 4. 电学特性参数($T_C=25^\circ$ ，除非特殊注明)

直流特性					
参数及符号	测试条件	最小值	典型值	最大值	单位
$V_{(BR)DSS}$ --击穿电压	$V_{DS} = 0\text{ V}$, $I_{DS} = 100\mu\text{A}$	115			V
I_{DSS} --漏极漏电流	$V_{DS} = 50\text{ V}$, $V_{GS} = 0\text{ V}$			10	μA
I_{GSS} --栅极漏电流	$V_{DS} = 0\text{ V}$, $V_{GS} = 6\text{ V}$			1	μA
$V_{GS(th)}$ --开启电压	$V_{DS} = 50\text{ V}$, $I_D = 600\text{ }\mu\text{A}$		1.6		V
$V_{GS(Q)}$ --栅极静态电压	$V_{DS} = 50\text{ V}$, $I_D = 100\text{ mA}$		3		V

注意： $V_{GS(Q)}$ --栅极静态电压：数据来源于典型应用测试。

表 5. 失配负载测试

测试条件: $V_{DD} = 50Vdc$, $I_{DQ} = 100\text{ mA}$, $F = 1030\text{MHz}$, pulse width: 128us, duty cycle: 10%,

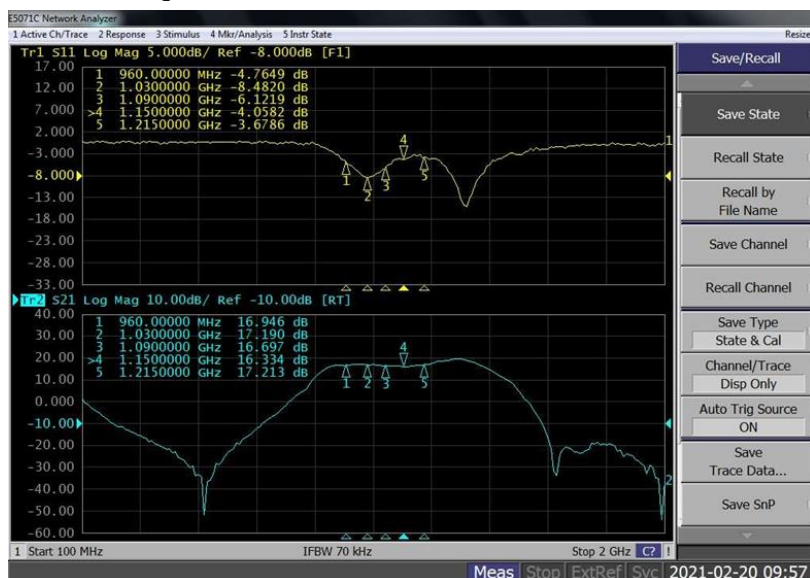
VSWR: > 7:1 at All Phase Angles

测试时无晶体管损坏。

典型测试曲线与版图

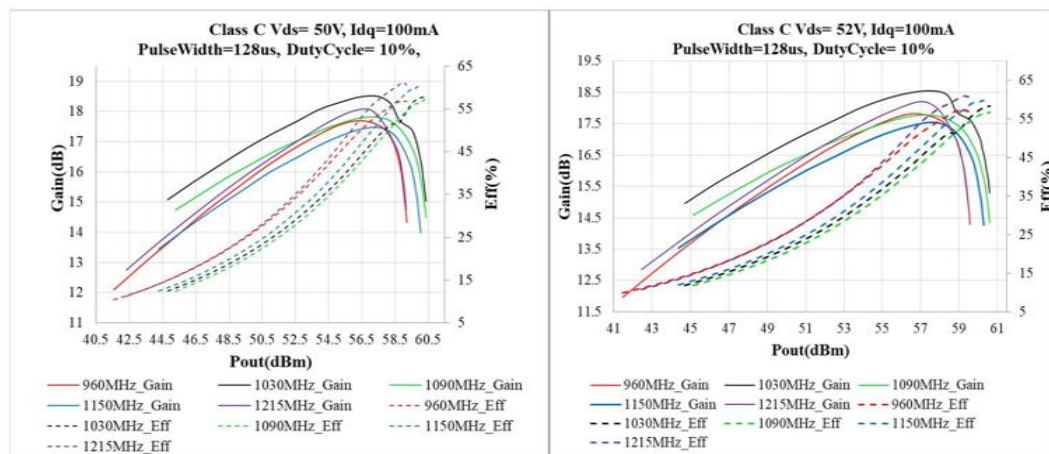
小信号测试性能

测试条件: $V_{ds} = 50V$, $I_{dq} = 1.5A$



性能曲线图

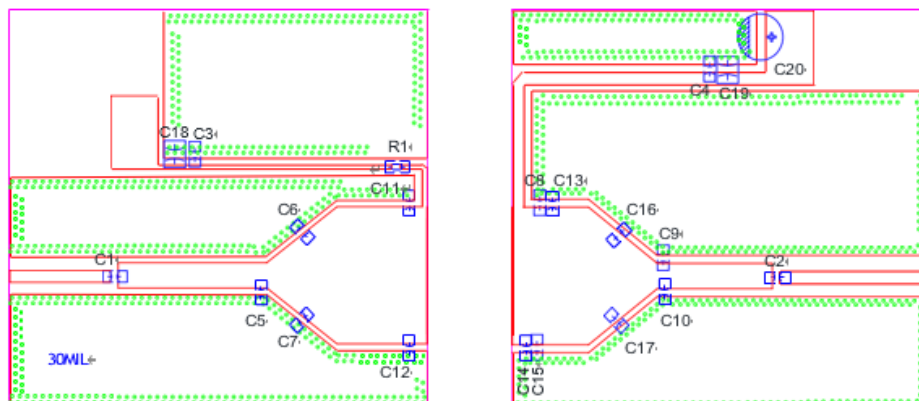
不同漏极电压下 960-1215MHz 范围内 Pulse CW 增益和功率效率与 Pout 的函数曲线图



750W/900W, 50V 大功率 LDMOS 射频功率晶体管

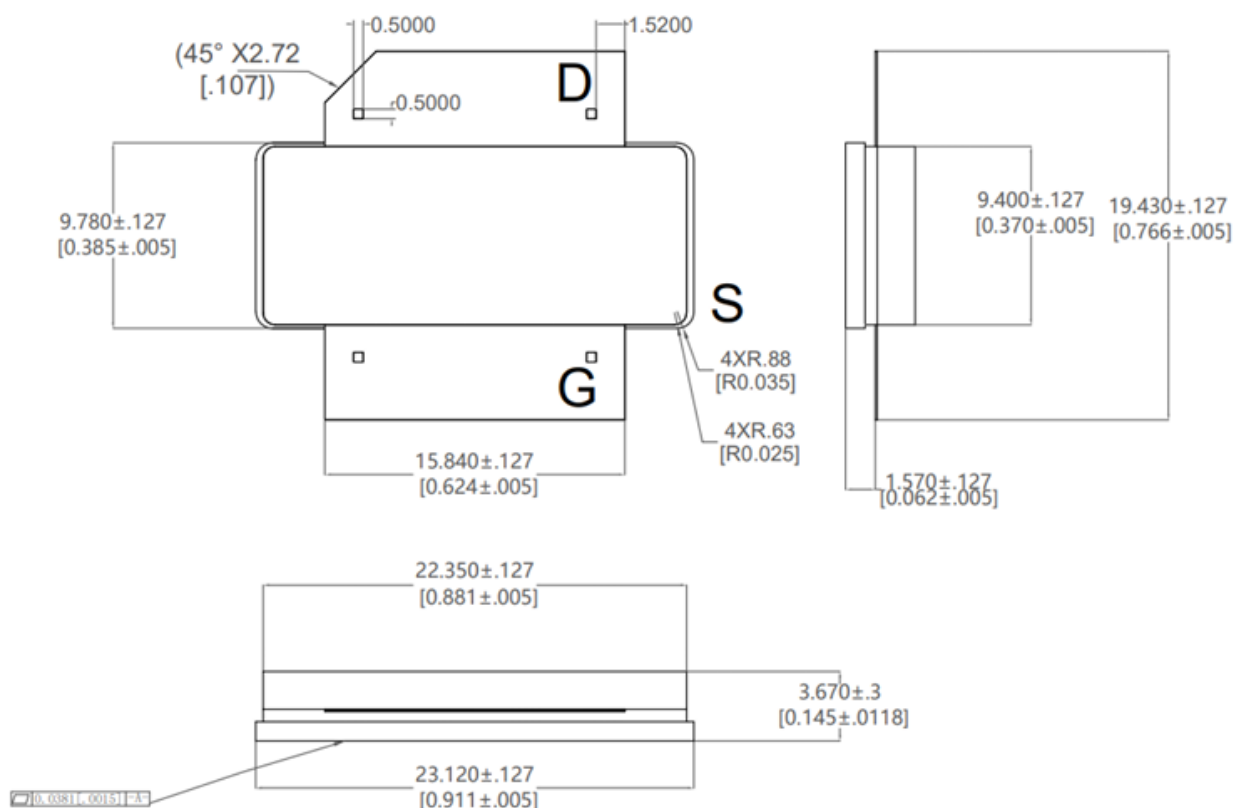
测试版图

测试频段：960-1215MHz（Roger 4350B, 30mils）



更多测试数据具体见测试报告。

封装尺寸图



注意：所有尺寸均以毫米（mm）为单位。

L12750C5S

版本修订记录

日期	版本	修订说明	备注
2021-02-22	1.0	发布初版数据手册	
2025-11-06	1.1	更新封装尺寸图	

注意事项

- (1) 本说明书中的内容，随着产品的改进，有可能不经过预告而更改。请客户及时到本公司网站下载更新 <http://www.rfwatt.com/>。
- (2) 请注意输入电压、输出电压、负载电流的使用条件，使 PA 内的功耗不超过封装的容许功耗。更多频段测试数据请参考相应测试报告。